

Ivan Voras
(0036380923)

Seminarski rad iz kolegija
Memorijski Sustavi

RDRAM

Zagreb, 8.2.2004.

Sadržaj

Sadržaj.....	1
Povijest – zašto RAMBUS.....	2
Arhitektura Direct RDRAM.....	3
Clock generator, napajanje, zaključivanje.....	3
RIMM moduli, RDRAM čipovi.....	4
Rambus channel.....	5
Memorijski kontroler.....	6
Osvrt na važnije osobine Rambus RAMa i zaključak.....	8
Budućnost RDRAM i DDR-RAM memorija.....	9
Literatura.....	10

Povijest – zašto RAMBUS

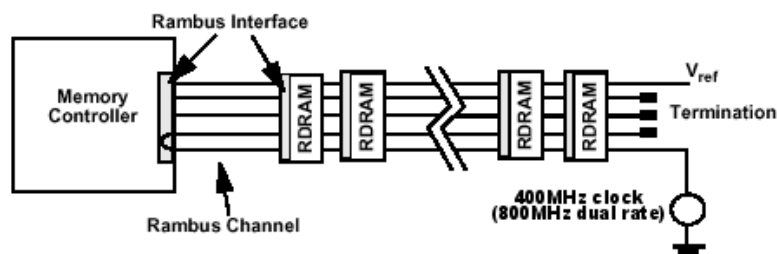
Posljednjih 20 godina tehnologija izrade logičkih sklopova koji čine CPU je uvelike napredovala. Za usporedbu, 1994. godine je predstavljen Intel Pentium P54C, čija je brzina takta bila 100MHz. Deset godina kasnije, početkom veljače 2004. godine je u prodaju pušten Intel Pentium IV na 3.4GHz, što je poboljšanje od 34 puta. DRAM memorija koju je koristio Pentium 100 je radila na frekvenciji 50-66MHz, dok memorije za spomenuti Pentium IV rade na osnovnoj frekvenciji 133-266MHz, što je poboljšanje od jedva 4x. Širina podatkovne sabirnice se tijekom tih 10 godina nije mijenjala (64 bita). Ovaj trend raskoraka između radnih frekvencija procesora i memorije uočen je već pri predstavljanju Pentium IV procesora, u drugoj polovici 2000. godine, kada je situacija bila mnogo lošija: 1300MHz naprema 100-133MHz, odn. memorija po taktu 10-13x sporija od procesora. Mnoge tehnologije su razvijene da bi se ta razlika što više smanjila, npr. EDO RAM, SDRAM (sinkroniziran na procesorsku vanjsku sabirnicu), te u novije vrijeme DDR (Dual Data Rate) RAM i RDRAM (Rambus Corporation DRAM). DDR RAM je konzervativnijeg pristupa, i pristupanje njemu slični SDRAM protokolu, ali sa mogućnosti prijenosa podataka i na rastućem i na padajućem bridu CLOCK signala, dok RDRAM ima strukturu koja je drugačija od dosadašnjih DRAM memorija u općoj uporabi.

Posljedice interne strukture i organizacije koje nameću SDRAM/DDR-RAM standardi su relativno male brzine rada zbog velike širine podatkovne sabirnice i mala granularnost memorije u modulima (zbog organizacije rasporeda pinova i širine podatkovne sabirnice moguće veličine modula su npr. 32MB, 64MB, 128MB, 256MB, itd. dok nije moguće npr. napraviti modul od 96MB). Ove efekte pokušava riješiti Rambus RAM memorija, na način koji predstavlja odmak od dosadašnjeg načina izvedbe memorije. Kako je teorija vezana uz RDRAM memorije dobro razrađena, te kako u vrijeme predstavljanja Pentium IV procesora DDR-RAM nije bio službeno standardiziran niti široko proširen (dok je razvoj RDRAM memorije stabiliziran 1998-99.), Intel je kao "službenu" memoriju za taj procesor podržao upravo RDRAM. Uslijedila je suradnja među tvrtkama (po patentnom pravu, Rambus je u to vrijeme jedini proizvođač RDRAM memorija), te je u vremenu nakon predstavljanja Pentium IV procesora postojala podrška samo za Rambus RAM (po visokoj cijeni) i mnogo jeftiniji ali osjetno sporiji SDRAM/133MHz. Danas, nakon vremenskog odmaka, pokazuje se da je to ipak bio tržišni neuspjeh jer performanse nisu opravdale (pre) visoku cijenu memorija. Nakon standardizacije DDR-RAM, RDRAM memorije su potisnute u tržištu na područje high-end sustava, međutim kako se rast performansi procesora nastavlja, postoji vjerojatnost da će RDRAM moći napraviti veliki povratak, bilo zbog smanjenja proizvodnih troškova nastalog tehnološkim napretkom, ili zbog povećanja troškova proizvodnja SDRAM-baziranih memorija uslijed povećanja njihove kompleksnosti.

Ovaj rad opisuje osnovni rad Direct Rambus RAM sustava, kakav se još uvijek koristi. Na kraju rada je dan kratak opis promjena u novijim inačicama sustava.

Arhitektura Direct RDRAM

Osnovne značajke Direct Rambus memorije su široke interne sabirnice pojedinih čipova u modulu (128 i 64-bitne), uska širina sabirnice koja povezuje module i memorijski kontroler na matičnoj ploči te obilna uporaba multipleksiranja koja proizlazi iz toga. Blok shema koja prikazuje spajanje RDRAM modula u sustav računala je:



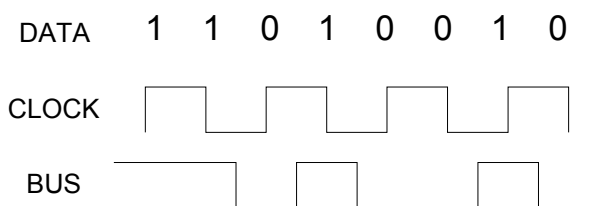
1. Blok shema Direct Rambus RAM sustava

Najznačajnije osobine Direct RDRAM sustava su korištenje širokih internih podatkovnih sabirnica unutar RDRAM čipova (128bit, odn. 64bit, 10ns), koje se multipleksiraju na usku (16bit) i brzu (1.25ns) vanjsku sabirnicu koja serijski povezuje sve RDRAM čipove i memorijski kontroler. Nominalni protok te vanjske sabirnice imenom Rambus Channel je 1.6GB/s. Kako su pojedini RDRAM čipovi u modulu nezavisni, granularnost kapaciteta memorije je na nivou pojedinog RDRAM čipa što omogućuje veliku fleksibilnost u dostupnim kapacitetima memorije.

U slijedećim poglavljima će biti opisani pojedini dijelovi predstavljeni na blok shemi, u smjeru od desna na lijevo.

Clock generator, napajanje, zaključivanje

RDRAM memorije koriste napredne mogućnosti signalizacije između pojedinih modula, te modula i memorijskog kontrolera koji dopuštaju "dogovor" o frekvenciji rada cjelokupnog sustava. Neovisno o frekvenciji, uvijek se koristi "poduplani" (dual-rate) način rada u kojem se podaci šalju i na uzlaznom i na silaznom bridu CLOCK signala.



2. Dual-rate bus

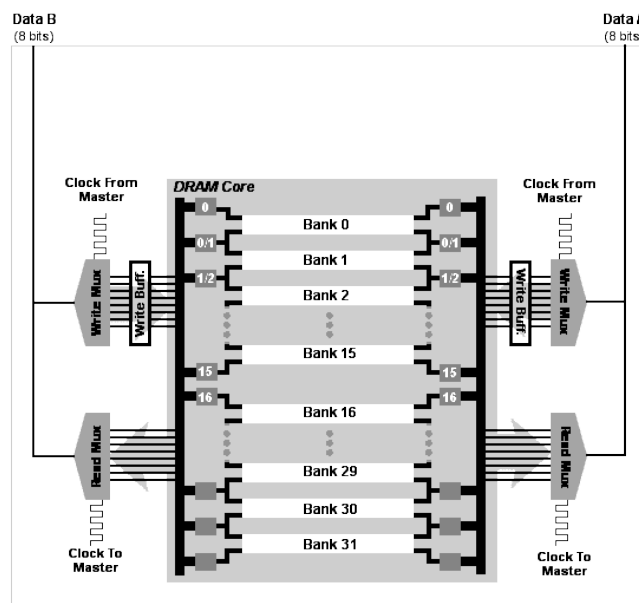
Zapravo se CLOCK signal razmatra kao 2 signala, "Clock To Master", CTM koji se odnosi na dio od generatora signala do memorijskog kontrolera i "Clock from Master", CFM koji ide od memorijskog kontrolera prema zaključnim (terminating) otpornicima. Sve operacije čitanja su sinkronizirane sa CTM signalom, a sve operacije pisanja sa CFM signalom. Oba signala prolaze kroz sve RIMM slotove, i čine dio Rambus channel sabirnice. Velike frekvencije rada (do 400MHz i više u novijim izvedbama), i potreba za čistim signalima, te dodatna elektronika koja se brine o faznoj sinkronizaciji signala pri prijelazu iz čipa u čip su jedan razlog za veću cijenu Rambus memorije. Napajanje je nazivno 2.5V +/- 5%, a posebno je zanimljivo da je uveden protokol imenom "Rambus Signalling Layer", RSL, kojima se podaci prenose kao (komparativno sa SDRAMom) vrlo mali impulsi napona (1.0V – 1.8V), koji su strujno upravljani (current mode drivers). Veliki trud u specifikacije i izvedbu je uloženi u

očuvanju konstantnog otpora sabirničkih linija, tako da upravljanje strujom stvara precizne naponske nivoe. Linije su terminirane preko otpornika čiji je otpor jednak otporu sabirničke linije, vezanih na 1.8V izvor.

RIMM moduli, RDRAM čipovi

RIMM (Rambus Inline Memory Module) su moduli koji na sebi sadrže RDRAM čipove te popratnu elektroniku.

Interna organizacija RDRAM čipa podržava do 32 memorijske "banke" od kojih je svaka širine 128 bita (što je najmanja veličina podatka koji se adresira u RDRAMu), raspodijeljenih u 2 grupe (A i B) po 64 bita. Svaka grupa od 64 bita se zasebno multipleksira u 8-bitnu internu sabirnicu, i nakon toga se te dvije 8-bitne sabirnice multipleksiraju u 16-bitnu sabirnicu izravno vezanu za Rambus channel sabirnicu.

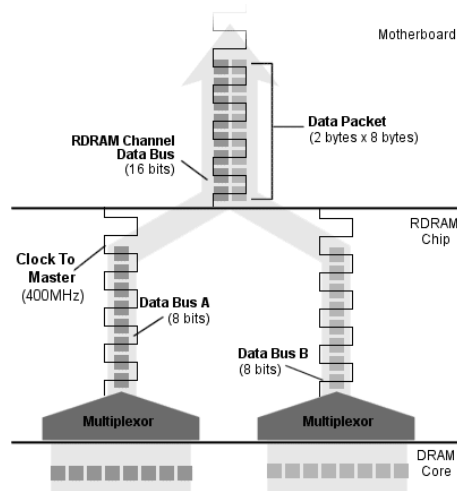


3. Shema RDRAM čipa sa međumemorijom i (de)multipleksorima

Nekoliko detalja u ovakvom dizajnu se ističe:

- Velika širina internih sabirnica čipa (128bit, odn. 64bit)
- Veliki broj mogućih memorijskih banaka (32, nasuprot obično 4 u SDRAM) koje same za sebe poslužuju kompletnu informaciju (nasuprot SDRAM rješenja u kojem svaki čip poslužuje obično $\frac{1}{4}$ ukupne širine sabirnice). Ovo dolazi do izražaja kod RIMM modula koji obično koriste više čipova. Ukupni broj memorijskih banaka u slučaju RIMM modula od 4 čipa može biti 128! Kako je svaka memorijska banka širine 128bita odn. 16bytea, jedan red RDRAM memorije sadrži maksimalno 2KB podataka. Ovakva organizacija pokušava maksimizirati broj redaka koji su aktivni, jer za pristup neaktivnom redu se troši vrijeme na 2 stanja (naredbe retka): punjenje (precharge) i aktiviranje retka.)
- Zbog uštede u proizvodnji, postoji samo 18 pojačala (sense amps) koji služe dohvaćanju podataka. Ovo znači da u jednom trenutku može biti aktivno najviše 18 memorijskih banaka.
- Za postizanje velike brzine prijenosa, podaci se multipleksiraju 8/1 u svakoj grupi prije slanja na Rambus channel sabirnicu

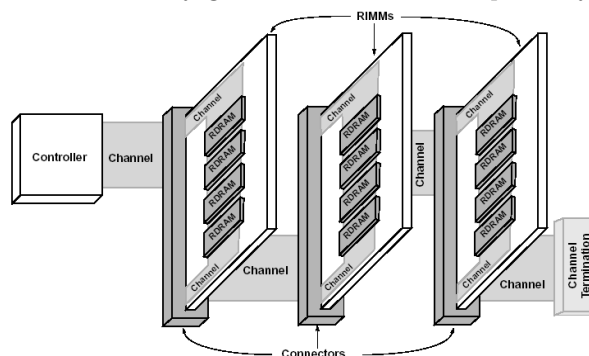
Dvostrukim multipleksiranjem (u kojem je drugi korak zapravo pakiranje podataka uz uzlazni i silazni brid CTM/CFM signala) formiraju se paketi podataka širine 16 bita, duljine 128 bita, te trajanja 4 takta koji se puštaju na Rambus channel.



4. Prikaz multipleksiranja internih 128 bitnih linija u eksterne 16bitne

Rambus channel

Rambus channel je (dvosmjerna) sabirnica koja povezuje RIMM module sa memorijskim kontrolerom na matičnoj ploči. Jedan kraj sabirnice je u memorijskom kontroleru, a drugi u terminatorima iza zadnjeg RIMMa. Shematski prikaz je kako slijedi:

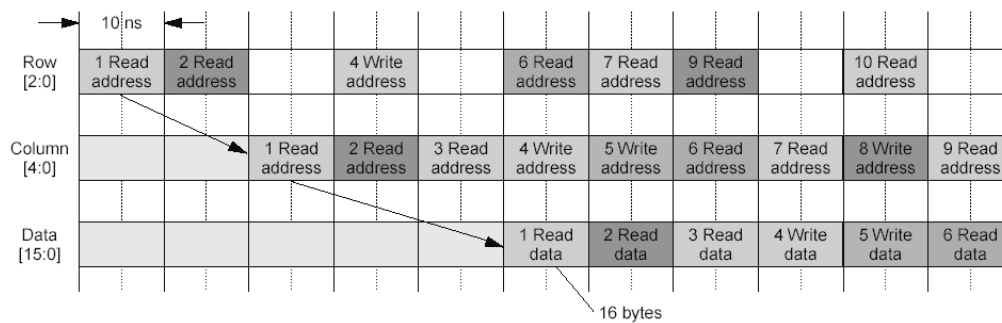


5. Tok Rambus Channel sabirnice kroz RIMM module

Sabirnica sadrži 16 linija za podatke, 3 linije za kontrolu retka i 5 linija za kontrolu stupca. Ove grupe linije funkcioniraju međusobno nezavisno, te je moguće postići visoki postotak iskorištenja sabirnice – do 95%. Naredbe su, kao i podaci, formirani u pakete. Duljina paketa koji opisuje naredbu retka je 24 bita, naredbe stupca 40 bita, a zbog razlike u broju linija, obje vrste paketa imaju trajanje od 4 takta (koriste se uzlazni i silazni bridovi CFM sinkronizacijskog signala). Razlika u veličini paketa je posljedica organizacije u veliki broj memorijskih banki koje arhitektura dopušta, ali princip rada je zajednički sa drugim DRAM tehnologijama: iz naredbi se dekodira položaj podatka kojem se pristupa, u smislu RIMM modula, čipa, banke, retka i stupca, te se aktiviraju mehanizmi čitanja ili pisanja DRAM ćelija.

Ovakav paketni pristup problemima adresiranja i prijenosa podataka, u kojem su svi paketi strogo određene i jednake duljine, rezultira još jednom važnom osobinom – uređenjem rada u obliku cjevovoda (pipeline). Pojedini RDRAM čipovi su nezavisni i putem adresnih

sabirnicama im se može izravno i nezavisno pristupiti (odatle naziv "Direct" Rambus RAM), te oni mogu reagirati na zahtjev dok se na ulazu u sabirnicu postavlja slijedeći.



6. Primjer cjevovodnog (pipeline) rada Direct Rambus RAM sustava

Stupnjevi RDRAM cjevovoda su:

- Prijenos retka
- Dekodiranje retka
- Pristup memorijskim ćelijama/prijenos stupca
- Dekodiranje stupca
- Pristup stupcu
- Prijenos podataka
- Upis u međumemoriju

Važno je napomenuti da, kao i kod drugih cjevovodnih arhitektura, postoje samo određene operacije koje se mogu izvoditi virtualno paralelno. Isprepleteno i istovremeno pristupanje memorije je moguće izvesti samo kada zahtjevi imaju za cilj različite memorijske banke unutar RDRAM čipa.

Kako sabirnica prolazi kroz sve RIMM slotove, oni slotovi koji ne sadrže memorijske module moraju sadržavati posebne module za nastavljanje sabirnice ("Continuation RIMMs"). Po originalnoj specifikaciji, moguće je imati više zasebnih Rambus channel sabirnica (što je tehnika kojom se služe novije verzije RDRAM standarda), no to je rijedak slučaj zbog problema smještanja vodova na matičnu ploču i kontroler te povišenja ukupne cijene takvog sustava. Svaki takav kanal po specifikaciji može povezivati do 32 RDRAM čipa i ima propusnost od $400 \times 2 \times 2 = 1600 \text{ MB/s}$.

Ovakav dizajn sabirnice je jedna od glavnih promjena u odnosu na SDRAM sustave. Mjesto široke (64bit) sabirnice koja povezuje izravno svaki modul sa memorijskim kontrolerom, ovdje je implementirana uska, uvjetno rečeno serijska sabirnica koja neprekinuto prolazi kroz sve memorijske module. To je vrlo kontroverzna promjena, jer zbog smanjenje broja linija i povećanja takta sabirnice uvodi gotovo serijski pristup memoriji i veliku duljinu linija, te povećanje složenosti elektronike koja kontrolira sabirnicu i vrši konverziju iz serijskog paketnog načina prijenosa u paralelni kakav je potreban za procesor i periferne uređaje.

Uz Rambus channel prolazi još i tzv. kontrolna sabirnica, koja upravlja konfiguracijom RIMM modula i kontrolom potrošnje energije, koja radi na zasebnom, mnogo sporijem signalu takta nego Rambus channel.

Memorijski kontroler

Memorijski kontroler služi kao posrednik između Rambus channel sabirnice i ostatka sustava: sabirnica na matičnoj ploči, procesora i perifernih uređaja. To uključuje "prevođenje" zahtjeva za memorijom između vanjske sabirnice procesora (FSB) koja ima 32-bitnu adresnu

sabirnice i 64bitnu podatkovnu sabirnicu, te je osnovna zadaća memorijskog kontrolera multipleksiranje i demultipleksiranja adresa i podataka u pakete koji odgovaraju specifikacijama Rambus channel sabirnice. U jednom pakiranju memorijski kontroler sadrži dva dijela: Rambus Memory Controller (RMC) i Rambus ASIC Cell (RAC).

RAC dio memorijskog kontrolera je sučelje prema Rambus channel sabirnici. Radi na taktu sabirnice (400MHz), sadrži (de)multipleksore te međumemorije potrebne za efikasan pristup i prijenos podataka. Svojim drugim dijelom je vezan uz RMC, koji sadrži kontrolu logiku potrebnu za prevođenje zahtjeva i upravljanje sabirnicama. Dodano, RMC obavlja poslove vezane uz reguliranje potrošnje energije pojedinih RDRAM čipova, te optimizacije pristupa kanalu i čipova – važan je za ispravno korištenje cjevovodnih svojstava sustava. Kako RDRAM čipovi pokušavaju maksimizirati broj aktivnih stupaca, što s druge strane ima negativnu posljedicu povećanja potrošnje energije, RMC može koristiti razne algoritme za balansiranje performansi, opterećenja sabirnice (contention) i utroška energije kao što su dobavljanje podataka prije no što ih procesor možda treba (prefetching) te održavanje samo određenih dijelova sustava aktivnim po LRU načelu.

Osvrt na važnije osobine Rambus RAMa i zaključak

Vjerojatno veliki utjecaj na početni entuzijazam vezan za Rambus memorijski sustav ima njegova konceptualna jednostavnost i teoretski velike prednosti nad dotadašnjim tehnologijama:

Prednosti Rambus RAM sustava	Ekvivalentna svojstva SDRAM sustava
Velika brzina prijenosa podataka iz memorijskih modula prema ostatku sustava (Rambus channel na 400MHz, 1.6GB/s, teoretski manja latencija pristupa)	Komparativno spora sabirnica (133MHz, 1.1GB/s, nešto veća latencija pristupa)
Uvelike smanjen broj potrebnih linija za pristup memoriji (jedna sabirnica od $16+5+3=24$ linije koja obilazi sve module) – ušteda na kompleksnosti sabirnica	Zasebne podatkovne i adresne sabirnice ($64+11=75$ linija) idu <u>do svakog</u> SDRAM modula posebno, kompleksno ožičenje sabirnica
Razdvojene linije za adrese stupca i retka	Zajednička (multipleksirana) sabirnica za adrese
Paketni pristup prijenosu adresa, naredbi i podataka, unificirana veličina i trajanje paketa	Jednostavna sinkronizacija i signalizacija ovisna o taktu vanjske procesorske (FSB) sabirnice
Cjevovodni (pipeline) rad	Primi-izvrši način rada (lock-step) u kojem su točne granice između zahtjeva.
Stroge i standardizirane specifikacije, velika kvaliteta izrađenih komponenti	Kvaliteta izvedbe uvelike varira od proizvođača do proizvođača, ali i cijena

Ovako prikazana, svojstva Rambus memorija izgledaju tehnološki mnogo naprednija i performansama bolja od SDRAM memorije. Nažalost, u praksi su se pokazali određeni nedostaci:

Svojstvo Rambus RAM sustava	Nedostatak
Brzi Rambus channel koji povezuje sve RIMM module.	Sa povećanjem broja modula povećava se i latencija pristupa. Zato što latencija pristupa nije fiksna, pri uključivanju sustava se vrši mjerenje latencije i "dogovor" među modulima, te se podršavaju parametri optimizacije u memorijskom kontroleru. Sve ovo zahtjeva dodatnu logiku te vrijeme.
Mala širina sabirnice, velika brzina.	Za izradu Rambus sustava koji ispravno radi potrebne su komponente visoke kvalitete te strogo pridržavanje Rambus standardima da se smanji pojava smetnji na električnim linijama.
Razdvojene linije za adrese stupca i retka	Kako se radi o kontrolnim paketima koji upravljaju retcima odn. stupcima potrebna je veća količina elektroničkih komponenti za dekodiranje retka/stupca.

Svaki RDRAM čip samostalno sadrži cijeli traženi podatak.	U praksi se pokazuje da se čipovi koji se najviše koriste (npr. koji sadrže jezgru operacijskog sustava) griju neproporcionalno s ostalima. Potreban je fizički razvođač topline (metalni oklop na RIMM modulima). Dodatno, sama velika frekvencija rada znači veliku disipaciju topline.
Po 2 memorijske banke u RDRAM čipu imaju jedno pojačalo signala (sense amp)	Teoretski maksimum broj istovremeno aktivnih banki je polovica od maksimalno mogućeg broja banki. Ali u praksi cijena izrade i disipacija topline ograničavaju taj broj na oko četvrtinu.
Stroge i standardizirane specifikacije, velika kvaliteta izrađenih komponenti	Veća cijena izvedbe, u početku ovisnost o jednom izvoru/proizvođaču komponenti (Rambus Inc.)

Načelna svojstva koja bi Rambus RAM memorija trebala imati su: velika memorijska propusnost, mala latencija, mali broj linija sabirnice, maksimalna iskoristivost sabirnice, mala fizička veličina modula te njihova mala cijena. Sva navedena svojstva osim cijene su većim dijelom i ostvarena, iako ne u najavljivanim iznosima. Danas se Rambus RAM memorija koristi u sustavima gdje su zaista potrebne vrhunske performanse pod svaku cijenu i/ili su specifično potrebne neke njezine osobine (npr. koristi se u Sony PlayStation 2 sustavima), međutim tehnologija nije uhvatila zamah na potrošačkom tržištu za kućna i uredska računala gdje je danas jedini praktični izbor neka inačica DDR-RAM sustava.

Budućnost RDRAM i DDR-RAM memorija

Razvoj RDRAM memorija se odvija i danas. Neka od poboljšanja koja su razvijena za potrebe današnjih vrhunskih sustava su:

- Takt Rambus channel sabirnice povećan na 800MHz
- Nova verzija RSL protokola, koji koristi 4 razine za prijenos 2 bita na uzlaznom i 2 bita na silaznom bridu signala
- Poboljšanjem tehnologije se može ostvariti veći broj memorijskih banki u RDRAM čipu, od kojih veći broj može biti aktivan (i spreman za pristupanje)

U međuvremenu, SDRAM memorija je evoluirala u DDR-RAM memoriju, koja koristi sličan način rada kao i Rambus channel, prenoseći podatke i na rastućem i na silaznom bridu signala. Daljnja poboljšanja dolaze u vidu komercijaliziranja memorija (zapravo, memorijskih kontrolera) koji podržavaju isprepleten pristup (tzv. "RAID RAM"), te integranje memorijskih kontrolera izravno u CPU. Sve ove promjene rezultiraju oštrom konkurencijom RDRAM memoriji, te joj i dalje priječe ulazak na srednji i niži dio tržišta.

I DDR-RAM i SDRAM memorija se sve više približavaju fizičkim ograničenjima prijenosa podataka uvjetovanih samom tehnologijom (iako tim ograničenjima pristupaju iz različitih smjerova), i danas se puno ulaže u razvoj posve novih RAM memorija, neke od njih čak ne vezanih uz poluvodičku tehnologiju.

Literatura

- Ars Technica (<http://arstechnica.com/>,
http://arstechnica.com/paedia/r/ram_guide/ram_guide.part3-1.html)
- Tom's Hardware Guide (<http://www.tomshardware.com/>,
<http://www20.tomshardware.com/cpu/20030217/index.html>)
- Rambus Corporation RDRAM Documentation
(<http://www.rambus.com/products/rdr/dram/documentation/>)
- IBM Application Note – Direct Rambus Memory System Overview
(www.chips.ibm.com).
- Billy Garrett, Rambus Inc. : "Rambus Technology Basis"
- Richard Crisp, Rambus Inc. : "Direct Rambus: The New Memory Standard"

Slike i grafika uz tekst su djelom autorovi a dijelom preuzete iz navedene literature.